第9章 控制单元功能习题

1．设CPU内有下列部件：PC、IR、MAR、MDR、AC、CU。

（1）写出取指周期的全部微操作；

（2）写出加法指令ADD X，取数指令LDA X，存数指令STA X在执行阶段所需的全部微操作；

（3）当上述指令为间接寻址时，写出运行这些指令所需的全部微操作；

（4）写出无条件转移指令JMP Y和结果为零则转指令BAZ Y在执行阶段所需的全部微操作。

**答：**

(1) 写出取指周期的全部微操作；

① PC→MAR

② 1→R

③ M(MAR)→MDR

④ MDR→IR

⑤ (PC)+1→PC

(2) 写出加法指令ADD X，取数指令LDA X,存数指令STA X在执行阶段所需的全部微操作。

答：

|  |  |  |
| --- | --- | --- |
| ADD X | LDA X | STA X |
| ①Ad(IR) →MAR  ②1→R  ③M(MAR)→MDR  ④(ACC)+(MDR) →ACC | ①Ad(IR) →MAR  ②1→R  ③M(MAR)→MDR  ④MDR →ACC | ①Ad(IR) →MAR  ②1→W  ③ACC→MDR  ④MDR →M(MAR) |

(3) 当上述指令为间接寻址时，写出运行这些指令所需的全部微操作。

答：

|  |  |  |
| --- | --- | --- |
| ADD X | LDA X | STA X |
| ①Ad(IR) →MAR，1→R  ②M(MAR)→MDR  ③MDR→Ad(IR) | ①Ad(IR) →MAR，1→R  ②M(MAR)→MDR  ③MDR→Ad(IR) | ①Ad(IR) →MAR，1→R  ②M(MAR)→MDR  ③MDR→Ad(IR) |
| ①Ad(IR) →MAR，1→R  ②M(MAR)→MDR  ③(ACC)+(MDR) →ACC | ①Ad(IR) →MAR，1→R  ②M(MAR)→MDR  ③MDR →ACC | ①Ad(IR) →MAR，1→R  ②M(MAR)→MDR  ③MDR →M(MAR) |

(4) 写出无条件转移指令JMP Y和结果为零则转指令BAZ Y在执行阶段所需的全部微操作。

答：

|  |  |
| --- | --- |
| JMP Y | BAZ Y |
| Ad(IR) →PC | 设Z为标记触发器，结果为0时，Z=1  BAZ Y指令执行阶段的微操作为  Z·Ad(IR) →PC |

1. 控制单元的功能是什么？其输入受什么控制？

**答：**

控制单元具有发出各种微操作命令（即控制信号）序列的功能。

在执行程序的过程中，控制单元要发出各种微操作命令，而且不同的指令对应不同的命令。其输入必须受时钟控制，即每一个时钟脉冲使控制单元发一个操作命令，或发一组需同时执行的操作命令。

1. 什么是指令周期、机器周期和时钟周期？三者有何关系？

**答：**

指令周期：CPU取出并执行一条指令所需的全部时间，即完成一条指令的时间。

机器周期：所有指令执行过程中的一个基准时间，取决于指令的功能及其间的速度。

时钟周期：用时钟信号来控制产生每一个微操作命令。一个机器周期内包含了若干个时钟周期，又称节拍或状态。在每个节拍内机器可完成一个或几个同时执行的操作。

三者的关系：一个指令周期包含若干个机器周期，一个机器周期又包含若干个时钟周期（节拍），每个指令周期内的机器周期数可以不等，每个机器周期内的节拍数也可以不等。机器周期、节拍组成了多级时序系统。

4．能不能说机器的主频越快，机器的速度就越快，为什么？

**答：**

不能说机器的主频越快，机器的速度就越快。因为机器的速度不仅和主频有关，还与机器周期中所包含的时钟周期数有关。同样主频的机器，由于机器周期所含的时钟周期数不同，机器的速度也不同。机器周期中所含的时钟周期少的机器速度更快。

5. 设某机主频为8MHz，每个机器周期平均含2个时钟周期，每条指令平均有4个机器周期，试问该机的平均指令执行速度为多少MIPS？若机器主频不变，但每个机器周期平均含4个时钟周期，每条指令平均有4个机器周期，则该机的平均指令执行速度又是多少MIPS？由此可得出什么结论？

解：先通过主频求出时钟周期，再求出机器周期和平均指令周期，最后通过平均指令周期的倒数求出平均指令执行速度。计算如下：

时钟周期=1/8MHz=0.125×10-6s

机器周期=0.125×10-6s×2=0.25×10-6s

平均指令周期=0.25×10-6s×4=10-6s

平均指令执行速度=1/10-6s=1MIPS

当参数改变后：机器周期= 0.125×10-6s×4=0.5×10-6s

平均指令周期=0.5×10-6s×4=2×10-6s

平均指令执行速度=1/（2×10-6s） =0.5MIPS

结论：两个主频相同的机器，执行速度不一定一样。

6. 某CPU的主频为10MHz，若已知每个机器周期平均包含4个时钟周期，该机的平均指令执行速度为1MIPS，试求该机的平均指令周期及每个指令周期含几个机器周期？若改用时钟周期为0.4µs的CPU芯片，则计算机的平均指令执行速度为多少MIPS？若要得到平均每秒80万次的指令执行速度，则应采用主频为多少的CPU芯片？  
解：先通过主频求出时钟周期时间，再进一步求出机器周期和平均指令周期。

  时钟周期=1/10MHz=0.1×10-6s

机器周期=0.1×10-6s×4=0.4×10-6s

  平均指令周期=1/1MIPS=10-6s

  每个指令周期所含机器周期个数=10-6s /0.4×10-6s =2.5个

   当芯片改变后：机器周期=0.4µs×4=1.6µs

平均指令周期=1.6µs×2.5=4µs

  平均指令执行速度=1/4µs=0.25MIPS

  若要得到平均每秒80万次的指令执行速度，则:

平均指令周期=1/0.8MIPS=1.25×10-6=1.25µs

机器周期=1.25µs÷2.5=0.5µs

时钟周期= 0.5µs÷4=0.125µs

CPU主频=1/0.125µs=8MHz

7、拟定微操作流程：CPU采用内部非总线结构，如图1所示，试完成下列各题： (2017年试题)

（1）写出存数指令“STA M”(M为主存地址)在执行阶段的全部微操作，并指出哪些控制信号有效。。

（2）当上述指令为间接寻址时，写出其间址周期的全部微操作，并指出哪些控制信号有效。

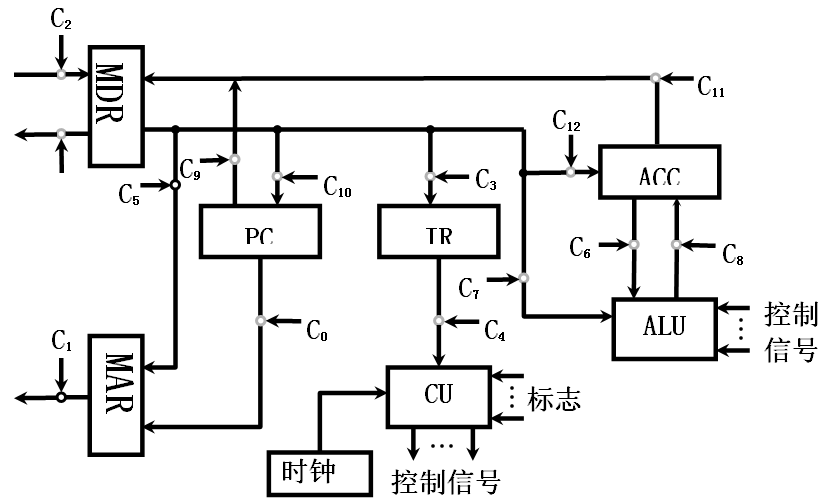


图1 CPU内部非总线方式

答：（1）存数指令 “STA M” （7分）

AD(IR)🡪MAR ；C5有效

1🡪W

ACC 🡪MDR ；C11有效

MDR🡪 M（MAR） ；C13有效

（2）间址周期 （7分）

AD(IR)🡪MAR ；C5有效

1🡪R

MAR🡪地址线 ；C1有效

M（MAR）🡪MDR ；C2有效

MDR🡪AD(IR) ；C3有效

8、CPU内部采用总线连接方式，如图1所示。请写出取数指令LDA X（X为主存地址）所需的全部微操作，并指出哪些控制信号有效。（2017年试题）

控制信号

CU

IR

PC

MAR

IRi

PCi

PCo

MARi

MDR

MDRi

MDRo

AC

ACi

ACo

Y

Yi

ALU

ALUi

Z

Zo

时钟

地址线

数据线

控制信号

CPU

内

总

线

图1 CPU内部总线方式

取指周期（7分）

PC🡪Bus🡪MAR ；PCo和MARi有效

1🡪R；

数据线🡪MDR

MDR🡪Bus🡪IR ；MDRo和IRi有效

（PC）+1🡪PC

执行周期：（7分）

Ad(MDR) 🡪Bus🡪MAR；MDRo和MARi有效

1🡪R

数据线🡪MDR

MDR🡪Bus🡪AC；MDRo和ACi有效。

9、设CPU内部结构如图9.4所示，此外还设有B、C、D、E、H、L六个寄存器，它们各自的输入和输出端都与内部总线相通，并分别受控制信号控制（如Bi为寄存器B的输入控制；Bo为B的输出控制）。要求从取指令开始，写出完成下列指令所需的全部微操作和控制信号。

控制信号

CU

IR

PC

MAR

IRi

PCi

PCo

MARi

MDR

MDRi

MDRo

AC

ACi

ACo

Y

Yi

ALU

ALUi

Z

Zo

时钟

地址线

数据线

控制信号

CPU

内

总

线

图1 CPU内部总线方式

（1）ADD B，C ((B)+(C) →B)

（2）SUB A,H ((AC)-(H) →AC)

解：先画出相应指令的流程图，然后将图中每一步数据通路操作分解成相应的微操作，再写出同名的微命令即可。

（1） ADD B，C指令流程及微命令序列如下：



（2） SUB A，H指令流程及微命令序列如下：



10. 设CPU内部结构如图1所示，此外还设有R1~R4四个寄存器，它们各自的输入和输出端都与内部总线相通，并分别受控制信号控制（如R2i为寄存器R2的输入控制；R2o为R2的输出控制）。要求从取指令开始，写出完成下列指令所需的全部微操作和控制信号。

（1）ADD R2，@R4 ； ((R2)+((R4)) →R2，寄存器间接寻址)

（2）SUB R1,@mem ； ((R1)-((mem)) →R1，存储器间接寻址)

控制信号

CU

IR

PC

MAR

IRi

PCi

PCo

MARi

MDR

MDRi

MDRo

AC

ACi

ACo

Y

Yi

ALU

ALUi

Z

Zo

时钟

地址线

数据线

控制信号

CPU

内

总

线

图1 CPU内部总线方式

解：（1）ADD R2，@R4的指令周期信息流程图及微操作控制信号如下：



（2）SUB R1,@mem指令周期信息流程图及微操作控制信号如下：



第10章 控制单元的设计

1. 写出完成下列指令的微操作及节拍安排（包括取指操作）。

  （1）指令ADD R1，X完成将R1寄存器的内容和主存X单元的内容相加，结果存于R1的操作。

  （2）指令ISZ X完成将主存X单元的内容增1，并根据其结果若为0，则跳过下一条指令执行。

设采用单总线结构的CPU数据通路如下图所示，且ALU输入端设两个暂存器C、D。并设采用同步控制，每周期3节拍：



  解： （1）指令ADD R1，X的微操作及节拍安排如下：

    取指周期：T0 PC→MAR，1→ R

T1 M(MAR) →MDR，PC+1→PC

T2 MDR→IR,OP(IR) →ID

执行周期1：T0 Ad（IR）→MAR，1→R

        T1 M(MAR) →MDR

T2 MDR→D

执行周期2：T0 R1→C

T1 +

T2 ALU→R1

（2）指令ISZ X的微操作及节拍安排:

取指周期同（1）:略

执行周期1: T0 Ad（IR）→MAR，1→R

        T1 M(MAR)→MDR

T2 MDR→C，+1→ALU

执行周期2： T0 ALU→MDR，1→W

T1 (PC+1)·Z+ PC·→PC

2．试比较组合逻辑设计和微程序设计的设计步骤和硬件组成，说明哪一种控制速度更快，为什么？

**答：**

首先从设计步骤上比较组合逻辑控制其的设计思想是采用硬布线逻辑。首先根据指令系统，写出对应所有机器指令的全部微操作及其节拍安排，然后列出操作时间表。再写出每一种微操作的逻辑表达式，化简后画出相应的逻辑图，即完成了设计。这种逻辑电路主要是由门电路构成的复杂树形网络，一旦构成后，除非重新设计和物理上对它重新接线，否则要增加新的控制功能是不可能的。

微程序控制器的设计思想是采用存储逻辑。首先根据指令系统，写出对应所有机器指令的全部微操作及其节拍安排，然后列出操作时间表，再根据微操作的数目，经压缩确定微指令的控制方式、下地址形成方式、微指令格式及微指令字长，编写出全部微指令的代码即码点，即完成了设计。最后将微指令的码点注入到ROM中，即可作为微操作的命令信号。

其次从硬件组成上比较

两种控制器的相同之处是：均有PC、IR时序电路，中断机构及状态条件。不同之处主要是微操作命令序列形成部件不同，组合逻辑控制器的接口部件是门电路，微程序控制器的核心部件是控制存储器ROM。

3、微指令的操作控制有几种编码方式，各有何特点？哪一种控制速度最快？

**答：**

微指令中操作控制字段有两种控制方式。

(1) 直接控制，其特点是操作控制字段中的每一位代表一个微命令。其优点是简单直观，其输出直接用于控制。缺点是微指令字较长，使控存容量较大。

(2) 编码控制，其特点是将微指令操作控制字段分成几个字段，并使每个字段经译码后发出各个微操作命令。每个字段中的微命令必须是互斥的。这种控制方式用较少的二进制信息表示较多的微命令信号，它缩短了微指令字长，但增加了译码电路，使微程序的执行速度降低，这种编码控制又叫显式编码（或称字段直接译码法）。如果字段译码信号不直接用作微操作命令，必须由其他字段或某些特征触发器的状态作补充解释或互相配合，才能使微操作命令有确切含义，即为隐式编码法（或称字段间接译码法），这种方法更能缩短微指令字长。

另外，还可采用混合编码，把直接编码和字段编码混合使用，以便能综合考虑微指令的字长，灵活性和执行微程序的速度等方面的要求，直接控制由于不用译码电路，所以控制速度最快。

4、什么是垂直型微指令？什么是水平型微指令？各有何特点？

**答：**

一条微指令中定义并执行多个并行操作微命令的微指令是水平型微指令，其并行操作能力强，效率高。而且水平型微指令的微命令一般直接控制对象，故执行每条微指令的时间短，又因水平型微指令字长，故可用较少的微指令来实现一条机器指令的功能。

垂直型微指令的结构类是与一般机器指令的结构，由微操作码译码规定微指令的功能。通常一条微指令只能有1-2个微操作命令。因为它要经过译码才控制对象，影响每条微指令的执行时间。而且垂直型微指令字短，实现一条机器指令的微程序要比水平型微指令编写的微程序长得多，它是用较长的微程序结构来换取较短的微指令结构。

5．能否说水平型微指令就是直接编码的微指令，为什么？

**答：**

不能说水平型微指令就是直接编码的微指令，因为水平型微指令是指一次能定义并执行多个并行操作的微命令：从编码方式看，直接编码，字段直接编码，字段间接编码以及直接和字段混合编码都属水平型微指令，只要在一条微命令中定义并执行多个并行操作，即可称为水平型微指令，与编码方式无关，但直接编码速度最快，字段编码要经过译码，故速度受影响。

6. 设控制存储器的容量为512×48位，微程序可在整个控存空间实现转移，而控制微程序转移的条件共有4个（采用直接控制），微指令格式如下：

解：因为控制存储器共有512\*48=29\*48

所以，下址字段应有9位，微指令字长48位

又因为控制微程序转移的条件有4个，4+1<=23

所以判断测试字段占3位

因此控制字段位数为：48-9-3=36

7. 下表给出8条微指令I1~I8及所包含的微命令控制信号，设计微指令操作控制字段格式，要求所使用的控制位最少，而且保持微指令本身内在的并行性。

解：为使设计出的微指令操作控制字段最短，并且保持微指令本身内在的并行性，应采用混合编码法。首先找出互斥的微命令组，为便于分析，将微命令表重画如下：

由表中微命令的分布情况可看出：a、b、c、d、e微命令的并行性太高，因此不能放在同一字段中。另外，由分析可知，在2、3、4分组的互斥组中，3个一组的微命令互斥组对控制位的压缩作用最明显。因此，应尽可能多的找出3个一组的互斥组。现找出的互斥组有：cfj，dij，efh，fhi，bgj，ehj，efj……等等。

从中找出互不相重的互斥组有两个：dij，efh。则：微指令操作控制字段格式安排如下：

  1     1     1     1     2       2

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| A | b | c | g | efh | dij |

各字段编码分配如下：a：0 无操作，1 a微命令；

b：0 无操作，1 b微命令；

c: 0 无操作, 1 c微命令；

g :0 无操作, 1 g微命令；

  dij ：00 无操作；01 d微命令；10 i微命令；11 j微命令；

efh：00 无操作；01 e微命令；10 f微命令；11 h微命令

与采用直接控制法比较：直接控制法：10个微命令需10位操作控制位；本方案中10个微命令需8位操作控制位，压缩了2位。